



Universidade Federal de Uberlândia

– Prática 9 –

Prof. Alan Petrônio Pinheiro

Faculdade de Engenharia Elétrica

Versão 1.0

1 - Objetivos da prática

Dar ao seu leitor apontamentos básicos sobre o uso do ambiente Quartus para uso de FPGAs.

2 – Práticas

2.0 – Antes de começar

Deve-se primeiro instalar o Quartus. Como há muitas versões deste programa e de seu device list, segue os passos de sugerimos para instalação do Quartus:

- a) Instale a versão “Quartus II Web Edition” disponível em:
<https://fpgasoftware.intel.com/13.0sp1/> O realease deste site é o 13.0
- b) Além do programa, você tem que baixar também a biblioteca de FPGAs que você vai usar. Neste caso, usaremos a Cyclone IV. Baixe ela indo se seção “Devices” e lá você encontrará o link “Cyclone II, Cyclone III, Cyclone IV device support (includes all variations)”. Baixe ele. É um arquivo de aproximadamente 568MB.
- c) Instala o Quartus que você fez o Download. Depois de instalar, ao abrir a primeira vez ele indicará a necessidade de instalar a lista de dispositivos. Indique o arquivo da família Cyclone IV que você baixo e assim ele fará todo o resto necessário.

2.1 – Usando o esquemático do Quartus

A intenção desta prática é ensinar a trabalhar com projetos usando apenas diagramas de blocos de primitivas sejam elas básicas (portas lógicas e FF) ou primitivas de circuitos integrados (circuitos comerciais da família 74). Ainda, esta prática também aborda a inserção de código VHDL como um bloco integrado ao projeto.

Procedimentos:

- 1) Abra o Quartus. Se você for compilar para alguma FPGA em específico, crie um novo projeto fazendo Menu **File >> New >> New Quartus II Project**. Na tela que se abre, você deve indicar sua versão de FPGA. Caso você não vá utilizar uma FPGA física, pule este passo e vá para o próximo.
- 2) Vamos criar um esquemático. Para isto, faça: **File >> New >> Block Diagram/Schematic File**.
- 3) Na nova tela, vá na barra de ferramentas e clique no ícone () Ela abrirá uma árvore de componentes intitulada de Libraries. Nela, por agora, temos duas categorias que devem ficar

atentos. A onde encontramos portas lógicas básicas (E, OU, NOT, etc) que está disponível em “**primitives**” e a segunda categoria, contendo circuitos integrados comerciais que está dentro de **others >> maxplus2**. Navegue na árvore destas 2 pastas para se familiarizar com elas. Vai precisar muito destes componentes. A Figura 1a ilustra a tela de inserção de componentes.

- 4) Desenhe o circuito mostrado na Figura 1b. A porta lógica pode ser encontrada em **Symbol tool** () >> **primitives >> logic** e os pinos de entrada e saída estão em **Symbol tool** () >> **primitives >> pin**. Use o recurso **Orthogonal node tool** () para interligar os componentes. Duplo clique nos pinos permite que se abra uma janela onde se pode colocar o “Pin name”. Observe os nomes usados. Nunca use caracteres típicos da língua portuguesa (acentuação).

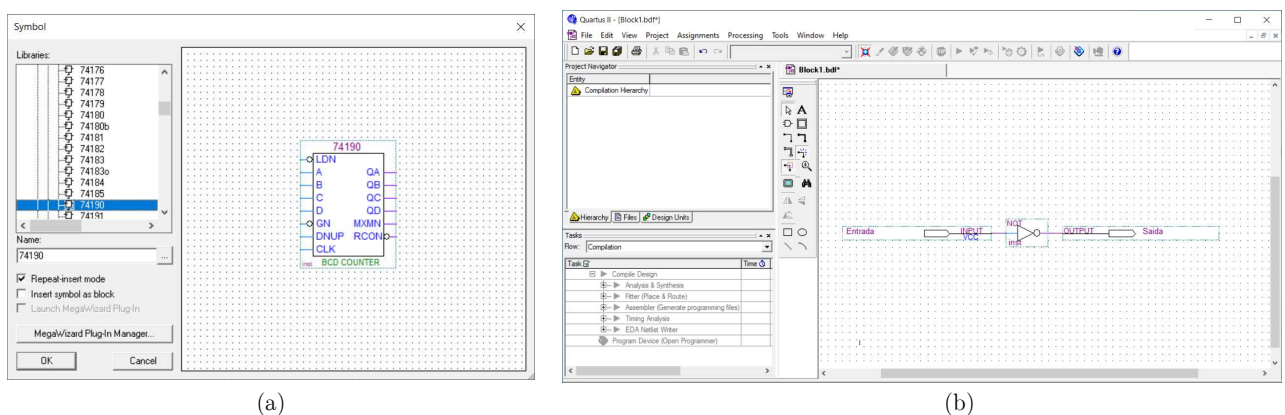


Figura 1 – (a) Seleção de componentes para diagrama de bloco. (b) Circuito de exemplo.

- 5) Salve o projeto **de preferência com o mesmo nome do projeto** pois o arquivo que tem o nome do projeto que vai ser aquele a ser carregado dentro da FPGA. Os demais, de nomes diferentes, só são carregados quando o arquivo principal faz referência a eles.
- 6) Para testar se há algum problema de lógica com o circuito, vamos “compilar” o projeto. Para isto, faça o caminho de menu: **Processing >> Start >> Start Analysis and Synthesis** ou simplesmente clique em (). O primeiro ícone faz uma análise parcial, suficiente para verificação de problemas. O segundo, reproduz o processo completo de geração de imagens para FPGA. Espera-se que ao final seja aberta uma janela indicando o sucesso da operação e um sumário “Flow summary” indicando os recursos necessários para síntese deste circuito em uma FPGA.
- 7) Por curiosidade, recomenda-se que você veja como o seu circuito sintetizado foi entendido pelo Quartus. Para isto, use o menu **Tools >> NetList Viewers >> RTL Viewer**. Explore a janela que será aberta, dando duplo clique nos componentes que foram abertos nesta janela.

Neste ponto, seu circuito já está pronto. Contudo, se você desejar testar as entradas e avaliar as respectivas saídas, podemos usar o recurso de análise de formas de onda. Para isto, proceda com os passos da sequência:

- 1) Vamos criar um arquivo de simulação para o circuito da figura anterior. Para isto vá em File >> New University Program WF ou Vector Waveform File.
- 2) Na janela que se abre, vá em Edit >> End time e na janela que se abre, coloque o valor de 20us ou o que preferir. Faça o mesmo em Edit >> Grid size de 1us.
- 3) Agora vamos inserir no simulador os pinos de entrada e saída. Para isto clique com o botão direito na área onde aparece as colunas “Name” e “Value at”. Clique na opção “Insert” e na janela que se abre, clique no botão “Node Finder...”.
- 4) No “Node Finder”, no campo “Filter” selecione a opção “Pins: all” e depois clique no botão “List”. Em seguida clique no botão “>>” para selecionar todos os pinos para simulação.
- 5) No diagrama de tempo da variável de entrada, clique com o botão direito em cima dela e marque a opção Value >> Count value. Apenas aperte OK. Usando o scrool do mouse, dê zoom na tela para ver a variação do sinal de entrada conforme mostra a Figura 2.
- 6) Por fim, clique no botão de Start Simulation (🔍) para executar a simulação.

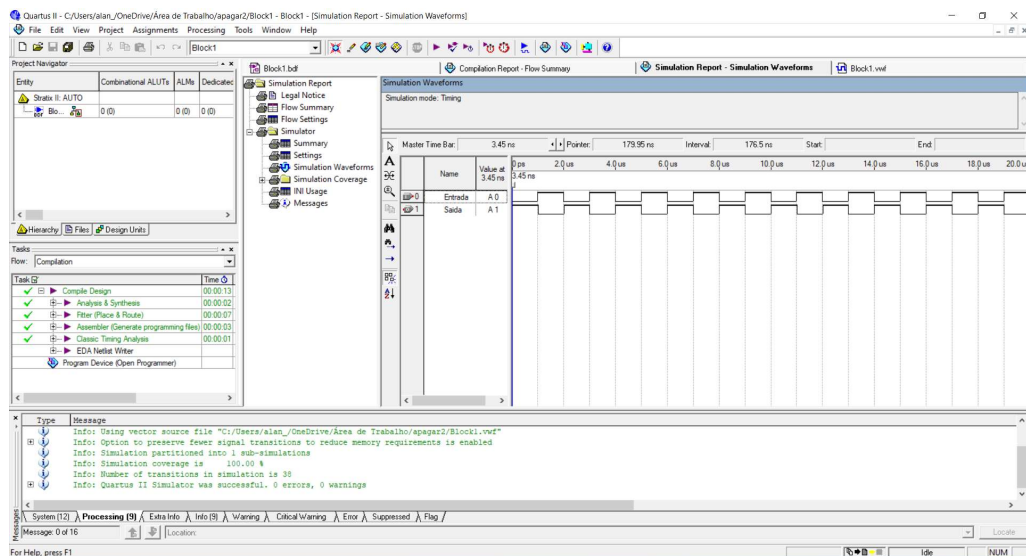


Figura 2 – Simulação de formas de onda de entrada para um bloco de circuito

Outro importante recurso usando diagramas de bloco é a importação de um código VHDL (chamado de IP – intelectual property) para uso em esquemáticos. Para isto, vamos ao exemplo:

- 1) Pegue 1 código VHDL que deseja usar com extensão VHD ou equivalente. Neste caso, vamos usar o arquivo “CLK_DIV.VHD” que é um divisor de clock disponível na home page deste curso.
- 2) Vá na aba “File”, clique com o botão direito em “Files” e na opção “Add/Remove files in Project”. Selecione o arquivo desejado pressionando o botão “...” e em seguida selecionado o arquivo e pressionando o botão “Add”.

- 3) De um duplo clique no arquivo que se abre. Você irá ver o código deste componente. Em seguida, vá em “**File >> Create/Update >> Create symbol files for current file**”. Com isto, o arquivo vai ser compilado.
- 4) Agora volte ao esquemático e no Symbol tool (Figura 1a), vá em “Project” e lá você verá um bloco representando o arquivo IP compilado para uso no diagrama de blocos. Basta inserir ele.

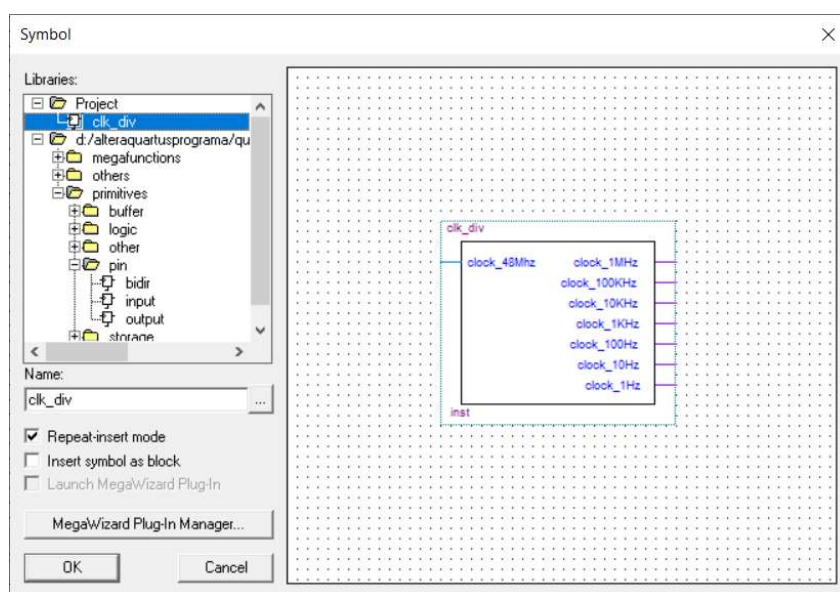


Figura 3 – Simulação de formas de onda de entrada para um bloco de circuito

2.2 – Gravando na FPGA

O propósito desta seção é ensinar a gerar um circuito no simulador e levá-lo para um hardware real de FPGA. Para isto usamos Kits de FPGA uma vez que estes já vêm com vários acessórios como LEDs, display de 7 segmentos, memórias (para armazenar seu “programa” em FPGA) que tornam a tarefa de prototipação muito mais fácil. Neste exemplo, usaremos o kit da Altera DE2-155 cujo manual, contendo as pinagens do kit (onde cada acessório está ligado a cada pino da FPGA) está disponível no site da disciplina.

Procedimentos:

- 1) Com base no circuito anterior, faça as adaptações necessárias para que ele chegue ao padrão que se observa na Figura 4.

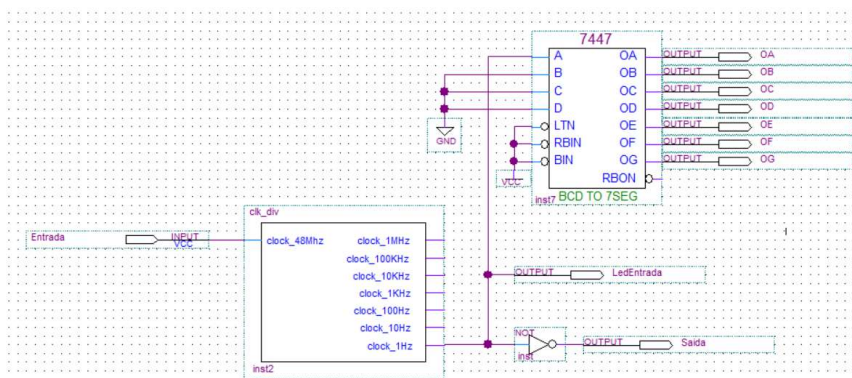
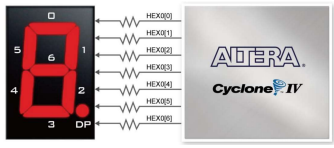


Figura 4 – Circuito a ser gravado na FPGA.

- 2) Agora, devemos associar os pinos da FPGA com o esquemático. Para isto devemos consultar o manual¹. Para este exemplo e considerando o kit DE2-115, segue uma tabela que associa os pinos aos componentes externos para este kit:

Tabela 1 – Associação das variáveis de projeto ao hardware do kit DE2-115.

Variável do projeto	Pino da FPGA	Componente físico ligado ao pino da FPGA
Entrada	PIN_Y2 ou PIN_AG14	Cristal de 50MHz (ver página 40)
Saída	PIN_G19	LED1 (ver página 37)
LedEntrada	PIN_F19	LED2 (ver página 37)
OA	PIN_G18	 (ver página 38)
OB	PIN_F22	
OC	PIN_E17	
OD	PIN_L26	
OE	PIN_L25	
OF	PIN_J22	
OG	PIN_H22	

- 3) Usando agora o PIN PLANNER (), fazemos as designações dos pinos conforme Tabela 1. O resultado final deve ser algo similar ao visto na Figura 5.

¹ http://www.alan.eng.br/grad/eletronica_digital/DE2_115.pdf

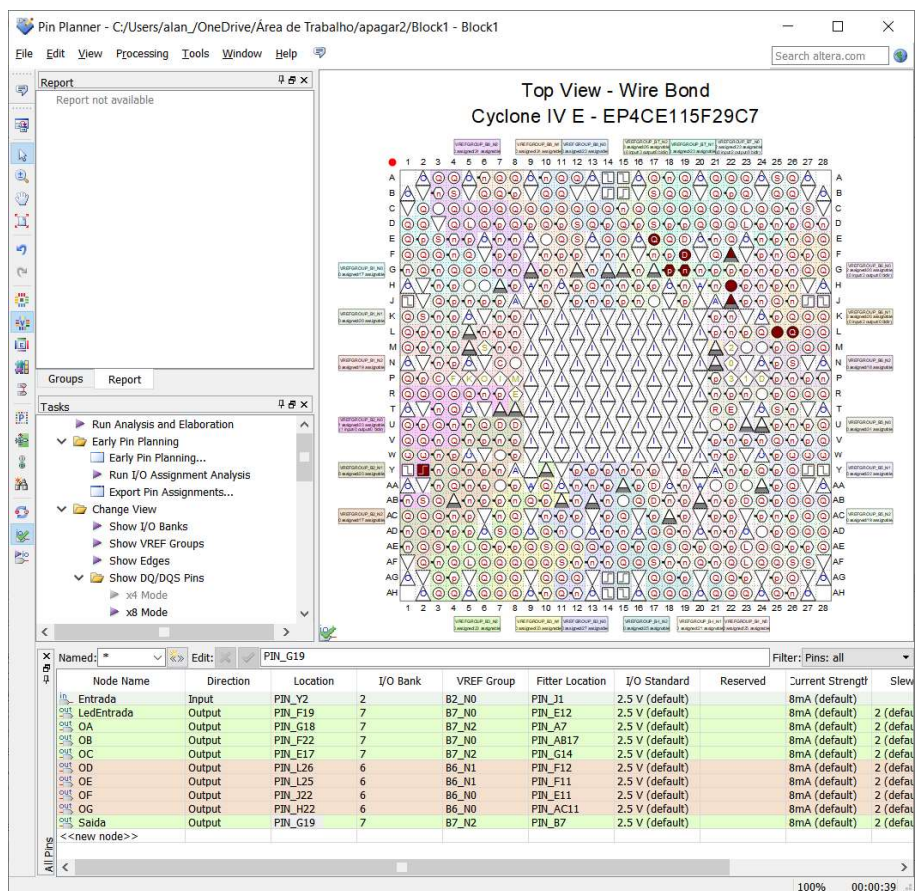


Figura 5 – Atribuição de pinos na ferramenta Pin Planner para este exemplo de projeto.

- 4) É preciso que você ligue o kit agora. Siga os passos:
 - a. conecte o cabo USB na porta “BLASTER” (cuidado para não colocar na outra USB),
 - b. altere o botão SW19 (canto inferior esquerdo) para o modo “PROG”
 - c. pressione o botão de ligar (botão vermelho próxima a porta USB).
- 5) Agora vamos a ferramenta de “gravação” da netlist na FPGA. Para isto, clique no ícone (). Será aberta uma tela similar a que se vê na Figura 6. Se o seu projeto foi compilado e sintetizado com sucesso, na tabela “File” irá aparecer o arquivo com as informações que devem ser enviadas à FPGA para sua configuração. Sua extensão é “.sof”.
 - a. Clique no botão “Hardware Setup”. Antes verifique se “Mode:” está indicado como JTAG.
 - b. Na janela que se abre, selecione “Currently selected hardware:” para USB-Blaster
 - c. Na lista que se abre, dê duplo clique em USB-Blaster e depois clique no botão. Feche a tela
 - d. Agora, basta apenas clicar no botão “Start” da tela principal que a FPGA será carregada com o circuito.

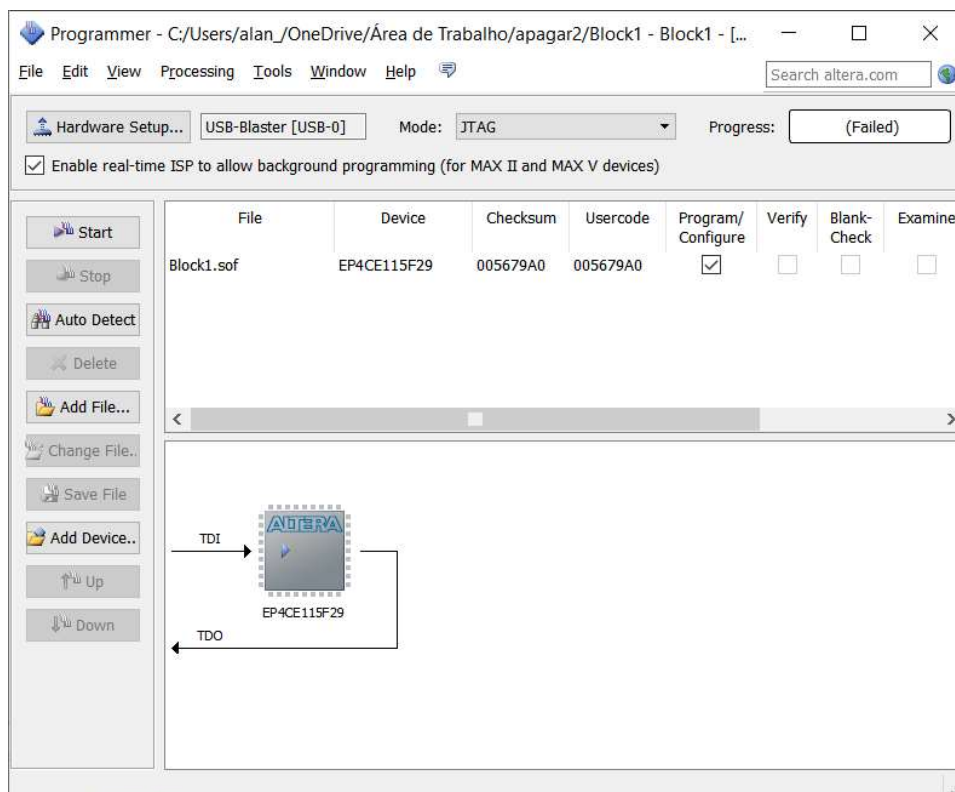


Figura 6 – Programmer da FPGA